

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 9月 8日
Date of Application:

出願番号 特願2003-315583
Application Number:

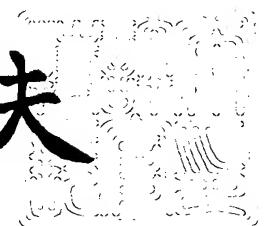
[ST. 10/C] : [JP2003-315583]

出願人 セイコーエプソン株式会社
Applicant(s):

2003年 9月 25日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



【書類名】 特許願
【整理番号】 J0101279
【提出日】 平成15年 9月 8日
【あて先】 特許庁長官殿
【国際特許分類】 G09G 3/30
【発明者】
【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
【氏名】 宮澤 貴士
【特許出願人】
【識別番号】 000002369
【氏名又は名称】 セイコーエプソン株式会社
【代理人】
【識別番号】 100095728
【弁理士】
【氏名又は名称】 上柳 雅誉
【連絡先】 0266-52-3528
【選任した代理人】
【識別番号】 100107076
【弁理士】
【氏名又は名称】 藤綱 英吉
【選任した代理人】
【識別番号】 100107261
【弁理士】
【氏名又は名称】 須澤 修
【先の出願に基づく優先権主張】
【出願番号】 特願2002-291145
【出願日】 平成14年10月 3日
【手数料の表示】
【予納台帳番号】 013044
【納付金額】 21,000円
【提出物件の目録】
【物件名】 特許請求の範囲 1
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 0109826

【書類名】特許請求の範囲**【請求項 1】**

第1の端子と第2の端子と第1の制御用端子とを備えた第1のトランジスタと、

第3の端子と第4の端子とを備え、前記第3の端子が前記第1の端子に接続された第2のトランジスタと、

第5の端子と第6の端子とを備え、前記第5の端子が前記第1の端子に接続された電子素子と、

前記第1の端子と前記第1の制御用端子との電気的接続を制御する第3のトランジスタと、を含む単位回路を複数有し、

前記第6の端子は複数の電位に設定可能であるか、または、所定電位に電気的に接続可能であるとともに前記所定電位から電気的に切斷されることが可能となっていることを特徴とする電子回路。

【請求項 2】

第1の端子と第2の端子と第1の制御用端子とを備えた第1のトランジスタと、

第3の端子と第4の端子とを備え、前記第3の端子が前記第1の端子に接続された第2のトランジスタと、

第5の端子と第6の端子とを備え、前記第5の端子が前記第1の端子に接続された電子素子と、

前記第1の端子と前記第1の制御用端子との電気的接続を制御する第3のトランジスタと、を含む単位回路を複数有し、

前記第6の端子は電位制御線に接続され、前記電位制御線を複数の電位に設定する、あるいは、前記電位制御線と所定電位との電気的接続及び電気的切斷を制御する制御回路を備えていることを特徴とする電子回路。

【請求項 3】

請求項1または2に記載の電子回路において、

前記単位回路の各々に含まれるトランジスタは、前記第1のトランジスタ、前記第2のトランジスタ及び前記第3のトランジスタのみであることを特徴とする電子回路。

【請求項 4】

請求項1乃至3のいずれか1つに記載の電子回路において、

前記第1の制御用端子には容量素子が接続されていることを特徴とする電子回路。

【請求項 5】

請求項1乃至4のいずれか1つに記載の電子回路において、

前記制御回路は、第9の端子と第10の端子とを備えた第4のトランジスタであり、

前記第9の端子は前記電位制御線を介して前記第6の端子に接続されるとともに、前記第10の端子は前記複数の電位、または、前記所定電位を供給する供給線に接続されていることを特徴とする電子回路。

【請求項 6】

請求項1乃至5のいずれか1つに記載の電子回路において、前記電子素子は電流駆動素子であることを特徴とする電子回路。

【請求項 7】

電子素子と、

第1の端子と第2の端子と制御用端子とを備え、前記第1の端子が前記電子素子の一端に接続され、前記電子素子に供給する電流レベルを導通状態によって制御する第1のトランジスタと、

前記第1のトランジスタに接続された第2のトランジスタと、

前記電子素子の他端に接続された制御回路であって、前記第1のトランジスタ及び前記第2のトランジスタを含む第1の電流経路に電流が流れる期間は前記電子素子に流れないようにし、前記第2のトランジスタがオフされた状態において、前記第1のトランジスタ及び前記電子素子を含む第2の電流経路に電流を流すように制御する制御回路とを含むことを特徴とする電子回路。

【請求項8】

請求項7に記載の電子回路において、

前記制御用端子に接続され、前記第1の電流経路に流れる電流の電流レベルに応じた電荷量を保持する容量素子をさらに含むことを特徴とする電子回路。

【請求項9】

電子素子と、

第1の端子と第2の端子と制御用端子とを備え、前記第1の端子が前記電子素子に接続された第1のトランジスタと、

前記制御用端子に接続された容量素子と、

前記第1の端子に接続された第2のトランジスタと
を含む電子回路の駆動方法であって、

前記電子素子の他端の電位を前記電子素子に電流が流れないような電位に設定するとともに、少なくとも前記第1のトランジスタ及び前記第2のトランジスタを含む第1の電流経路に電流を供給して、前記第1の電流経路を通過する電流の電流レベルに応じた電荷量を前記容量素子に蓄積するステップと、

前記電子素子の他端の電位を同電子素子に電流が流れるような電位に設定するとともに、前記電子素子に前記電荷量に応じた電流レベルの電流を供給するステップと
を含むことを特徴とする電子回路の駆動方法。

【請求項10】

複数の第1の信号線と、複数の第2の線と、複数の単位回路と、を備えた電子装置であって、

前記複数の単位回路の各々は、

第1の電極と第2の電極とを備え、前記第1の電極と前記第2の電極の間に流れる電流の電流レベルに応じて駆動する電子素子と、

前記第1の電極に接続され、前記電流レベルを導通状態によって制御する第1のトランジスタと、

前記第1のトランジスタと接続するとともに、前記複数の第1の信号線のうち1つの第1の信号線から供給される制御信号に応じてオン状態となることにより、前記複数の第2の信号線のうち一つの第2の信号線と前記第1のトランジスタとを電気的に接続する第2のトランジスタと、

前記第1の信号線から供給される電流信号に応じた電荷量を保持し、前記第1のトランジスタの導通状態を決定する容量素子と
を含み、

少なくとも前記第2のトランジスタがオン状態である期間は、前記第2の電極の電位は前記電子素子に電流が流れないように設定されるか、あるいは、前記第2の電極は電源電位から電気的に切り離されることを特徴とする電子装置。

【請求項11】

複数の走査線と、複数のデータ線と、複数の単位回路と、複数の電源線と、を含む電気光学装置であって、

前記複数の単位回路の各々は、

第1の端子と第2の端子と第1の制御用端子とを備え、前記第2の端子が前記複数の電源線のうちの1つの電源線に接続された第1のトランジスタと、

第3の端子と第4の端子と第2の制御用端子とを備え、前記第3の端子が前記第1の端子に接続され、前記第4の端子が前記複数のデータ線のうちの1つデータ線に接続され、前記第2の制御用端子が前記複数の走査線のうち1つ走査線に接続された第2のトランジスタと、

第5の端子と第6の端子とを備え、前記第5の端子が前記第1の端子に接続された電気光学素子と、

第7の端子と第8の端子とを備え、前記第7の端子が前記第1の制御用端子に接続された容量素子と、

前記第1の端子と前記第1の制御用端子との電気的接続を制御する第3のトランジスタと、

前記第6の端子と共に前記複数の単位回路の他の単位回路の前記第6の端子と接続された電位制御線と、

前記電位制御線を複数の電位に設定する、あるいは、前記電位制御線と所定電位との電気的接続及び電気的切断を制御する制御回路と
を備えた電気光学装置。

【請求項12】

請求項11に記載の電気光学装置において、

前記単位回路の各々に含まれるトランジスタは、前記第1のトランジスタ、前記第2のトランジスタ及び前記第3のトランジスタのみであることを特徴とする電気光学装置。

【請求項13】

請求項11又は12に記載の電気光学装置において、

前記制御回路は、第9の端子と第10の端子とを備えた第4のトランジスタであり、

前記第9の端子は前記電位制御線を介して前記第6の端子に接続されるとともに、前記第10の端子は前記複数の電位、または、前記所定電位を供給する供給線に接続されていることを特徴とする電気光学装置。

【請求項14】

請求項11乃至13のいずれか1つに記載の電気光学装置において、

前記電気光学素子は発光層が有機材料で構成されたEL素子であることを特徴とする電気光学装置。

【請求項15】

請求項11乃至14のいずれか1つに記載の電気光学装置において、

前記複数の走査線のうち一つの走査線に沿って、同色の電気光学素子が配置されるようにしたことを特徴とする電気光学装置。

【請求項16】

複数のデータ線と、複数の走査線と、複数の単位回路と、を含み、

前記複数の単位回路の各々は、

第1の電極と第2の電極との間の電位差に応じて光学機能を発現する電気光学素子と、

第1の端子と第2の端子と第1の制御用端子とを備え、前記第1の端子が前記第1の電極に接続された第1のトランジスタと、

前記第1の制御用端子に接続された容量素子と、

第3の端子と第4の端子と第2の制御用端子とを備え、前記第3の端子が前記第1の端子に接続され、前記第4の端子が前記複数のデータ線のうちの1つデータ線に接続され、前記第2の制御用端子が前記複数の走査線のうち1つ走査線に接続された第2のトランジスタと、

を備えている電気光学装置の駆動方法であって、

前記第2の電極の電位は、前記電気光学素子が光学機能を発現しない電位に設定するとともに、前記第2の制御用端子に前記複数の走査線のうちの一つの走査線を介して走査信号を供給して前記第2のトランジスタをオン状態にして、前記一つのデータ線から前記第2のトランジスタを介して前記第1のトランジスタに電流として供給されるデータ信号を供給し、前記データ信号に応じた電荷量を前記容量素子に蓄積する第1のステップと、

前記走査線を介して前記第2の制御用端子に走査信号を供給して前記第2のトランジスタをオフ状態にするとともに、前記第2の電極の電位を前記電気光学素子が光学機能を発現する電位に設定して、前記容量素子に蓄積された前記電荷量に応じて設定された前記第1のトランジスタの導通状態に応じた電圧レベルの電圧または電流レベルの電流を前記第1の電極を介して前記電気光学素子に供給する第2のステップと
を含むことを特徴とする電気光学装置の駆動方法。

【請求項17】

請求項16に記載の電気光学装置の駆動方法において、

前記複数の単位回路の各々は、前記第1の端子と前記第1の制御用端子との電気的接続及び電気的切断を制御する第3のトランジスタをさらに含み、

前記第1のステップを行っている期間の少なくとも一部の期間において、前記第1の端子と前記第1の制御用端子とを前記第3のトランジスタをオン状態にすることにより電気的に接続し、

前記第2のステップを行っている期間の少なくとも一部の期間において、前記第1の端子と前記第1の制御用端子とを前記第3のトランジスタをオフ状態とすることにより電気的に切り離すことを特徴とする電気光学装置の駆動方法。

【請求項18】

請求項16又は17に記載の電気光学装置の駆動方法において、

前記電気光学素子は、有機EL素子であることを特徴とする電気光学装置の駆動方法。

【請求項19】

請求項1乃至8のいずれか1つに記載の電子回路を実装したことを特徴とする電子機器。

【請求項20】

請求項11乃至15のいずれか1つに記載の電気光学装置を実装したことを特徴とする電子機器。

【書類名】明細書

【発明の名称】電子回路、電子回路の駆動方法、電子装置、電気光学装置、電気光学装置の駆動方法及び電子機器

【技術分野】

【0001】

本発明は、電子回路、電子回路の駆動方法、電子装置、電気光学装置、電気光学装置の駆動方法及び電子機器に関するものである。

【背景技術】

【0002】

近年、有機EL素子は低電力で駆動することができる自発光素子であるので、低消費電力、高視野角、高コントラスト比の電気光学装置を実現することができると期待されている。

【0003】

例えば、液晶素子、有機EL素子、電気泳動素子、電子放出素子等を備えた電気光学装置の駆動方式の一つに、アクティブマトリクス駆動方式がある。アクティブマトリクス駆動方式の電気光学装置は、その表示パネル部に複数の画素回路がマトリクス状に配置されており、それら各画素回路は、電気光学素子と、その電気光学素子に駆動電力を供給するための駆動用トランジスタとを備えている。

【0004】

前記駆動用トランジスタは、画素回路毎にその閾値電圧などの特性にはらつきがあるため、同じ階調に対応するデータ信号が供給されても電気光学素子の輝度が各画素毎に異なってしまう場合がある。特に、前記駆動用トランジスタとして薄膜トランジスタを用いた場合は、その閾値電圧のばらつきが顕著となる。従って、画素回路には、この駆動用トランジスタの特性ばらつきを抑制するためのトランジスタが設けられている（特許文献1）。

【0005】

【特許文献1】特開2001-147659号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

しかしながら、画素回路毎に前記駆動用トランジスタの特性ばらつきを抑制するためのトランジスタを設けると歩留まりが低下することに加えて、その分だけ画素回路の開口率が低減する。例えば、有機EL素子の場合、開口率が低減すると、相対的に開口率が低減した分だけ大きな電流を供給することが必要となるため電力消費量が大きくなり、且つ、有機EL素子の寿命が短くなる。

【0007】

本発明は上記問題点を解決するためになされたものであって、その目的の一つは、トランジスタの閾値電圧のばらつきを抑制しつつ使用するトランジスタの数を低減することができる電子回路、電子回路の駆動方法、電子装置、電気光学装置、電気光学装置の駆動方法及び電子機器を提供することにある。

【課題を解決するための手段】

【0008】

本発明における電子回路は、第1の端子と第2の端子と第1の制御用端子とを備えた第1のトランジスタと、第3の端子と第4の端子とを備え、前記第3の端子が前記第1の端子に接続された第2のトランジスタと、第5の端子と第6の端子とを備え、前記第5の端子が前記第1の端子に接続された電子素子と、前記第1の端子と前記第1の制御用端子との電気的接続を制御する第3のトランジスタと、を含む単位回路を複数有し、前記第6の端子は複数の電位に設定可能であるか、または、所定電位に電気的に接続可能であるとともに前記所定電位から電気的に切断されることが可能となっている。

【0009】

これによれば、単位回路を構成するトランジスタの数を従来のものと比べて削減させることできる。

本発明における電子回路は、第1の端子と第2の端子と第1の制御用端子とを備えた第1のトランジスタと、第3の端子と第4の端子とを備え、前記第3の端子が前記第1の端子に接続された第2のトランジスタと、第5の端子と第6の端子とを備え、前記第5の端子が前記第1の端子に接続された電子素子と、前記第1の端子と前記第1の制御用端子との電気的接続を制御する第3のトランジスタと、を含む単位回路を複数有し、前記第6の端子は電位制御線に接続され、前記電位制御線を複数の電位に設定する、あるいは、前記電位制御線と所定電位との電気的接続及び電気的切断を制御する制御回路を備えている。

【0010】

これによれば、単位回路を構成するトランジスタの数を従来のものと比べて削減させることできる。

この電子回路において、前記単位回路の各々に含まれるトランジスタは、前記第1のトランジスタ、前記第2のトランジスタ及び前記第3のトランジスタのみであることが好ましい。

【0011】

これによれば、単位回路を構成するトランジスタの数を従来のものと比べて使用するトランジスタを1つ削減させることできる。

この電子回路において、前記第1の制御用端子には容量素子が接続されていてもよい。

【0012】

これによれば、電子素子に流れる電流レベルを容量素子に蓄積された電荷量に応じて制御することができる。

この電子回路において、前記制御回路は、第9の端子と第10の端子とを備えた第4のトランジスタであり、前記第9の端子は前記電位制御線を介して前記第6の端子に接続されるとともに、前記第10の端子は前記複数の電位、または、前記所定電位を供給する供給線に接続されていてもよい。

【0013】

これによれば、制御回路を容易に構成することができる。

この電子回路において、前記電子素子は電流駆動素子であってもよい。

これによれば、電流駆動素子を備えた単位回路を構成するトランジスタの数を削減することができる。

【0014】

本発明の電子回路は、電子素子と、第1の端子と第2の端子と制御用端子とを備え、前記第1の端子が前記電子素子の一端に接続され、前記電子素子に供給する電流レベルを導通状態によって制御する第1のトランジスタと、前記第1のトランジスタに接続された第2のトランジスタと、前記電子素子の他端に接続された制御回路であって、前記第1のトランジスタ及び前記第2のトランジスタを含む第1の電流経路に電流が流れる期間は前記電子素子に流れないようにし、前記第2のトランジスタがオフされた状態において、前記第1のトランジスタ及び前記電子素子を含む第2の電流経路に電流を流すように制御する制御回路とを含む。

【0015】

これによれば、単位回路を構成するトランジスタの数を削減することができる。

この電子回路において、前記制御用端子に接続され、前記第1の電流経路に流れる電流の電流レベルに応じた電荷量を保持する容量素子をさらに含んでもよい。

【0016】

これによれば、単位回路を構成するトランジスタの数を削減することができる。

本発明の電子回路の駆動方法は、電子素子と、第1の端子と第2の端子と制御用端子とを備え、前記第1の端子が前記電子素子に接続された第1のトランジスタと、前記制御用端子に接続された容量素子と、前記第1の端子に接続された第2のトランジスタとを含む電子回路の駆動方法であって、前記電子素子の他端の電位を同電子素子に電流が流れないと

ような電位に設定するとともに、少なくとも前記第1のトランジスタ及び前記第2のトランジスタを含む第1の電流経路に電流を供給して、前記第1の電流経路を通過する電流の電流レベルに応じた電荷量を前記容量素子に蓄積するステップと、前記電子素子の他端の電位を同電子素子に電流が流れるような電位に設定するとともに、前記電子素子に前記電荷量に応じた電流レベルの電流を供給するステップとを含む。

【0017】

これによれば、単位回路を構成するトランジスタの数を削減することができる電子回路を駆動させることができる。

本発明の電子装置は、複数の第1の信号線と、複数の第2の線と、複数の単位回路と、を備えた電子装置であって、前記複数の単位回路の各々は、第1の電極と第2の電極とを備え、前記第1の電極と前記第2の電極の間に流れる電流の電流レベルに応じて駆動する電子素子と、前記第1の電極に接続され、前記電流レベルを導通状態によって制御する第1のトランジスタと、前記第1のトランジスタと接続するとともに、前記複数の第1の信号線のうち1つの第1の信号線から供給される制御信号に応じてオン状態となることにより、前記複数の第2の信号線のうち一つの第2の信号線と前記第1のトランジスタとを電気的に接続する第2のトランジスタと、前記第1の信号線から供給される電流信号に応じた電荷量を保持し、前記第1のトランジスタの導通状態を決定する容量素子とを含み、少なくとも前記第2のトランジスタがオン状態である期間は、前記第2の電極の電位は前記電子素子に電流が流れないように設定されるか、あるいは、前記第2の電極は電源電位から電気的に切り離される。

【0018】

これによれば、従来のものと比較して使用するトランジスタの数を削減した単位回路を複数備えた電子装置を提供することができる。

本発明の電気光学装置は、複数の走査線と、複数のデータ線と、複数の単位回路と、複数の電源線と、を含む電気光学装置であって、前記複数の単位回路の各々は、第1の端子と第2の端子と第1の制御用端子とを備え、前記第2の端子が前記複数の電源線のうちの1つの電源線に接続された第1のトランジスタと、第3の端子と第4の端子と第2の制御用端子とを備え、前記第3の端子が前記第1の端子に接続され、前記第4の端子が前記複数のデータ線のうちの1つデータ線に接続され、前記第2の制御用端子が前記複数の走査線のうち1つ走査線に接続された第2のトランジスタと、第5の端子と第6の端子とを備え、前記第5の端子が前記第1の端子に接続された電気光学素子と、第7の端子と第8の端子とを備え、前記第7の端子が前記第1の制御用端子に接続された容量素子と、前記第1の端子と前記第1の制御用端子との電気的接続を制御する第3のトランジスタと、前記第6の端子と共に前記複数の単位回路の他の単位回路の前記第6の端子と接続された電位制御線と、前記電位制御線を複数の電位に設定する、あるいは、前記電位制御線と所定電位との電気的接続及び電気的切断を制御する制御回路とを備えた。

【0019】

これによれば、従来のものと比較して使用するトランジスタの数を削減した単位回路を複数備えた電気光学装置を提供することができる。このことによって、画素回路の開口率を向上させることができるので、電気光学装置の消費電力を小さくすることができるとともに、電気光学素子に供給する電流を小さくすることができるので、電気光学素子の寿命を長くすることができる。

【0020】

この電気光学装置において、前記単位回路の各々に含まれるトランジスタは、前記第1のトランジスタ、前記第2のトランジスタ及び前記第3のトランジスタのみであることが好ましい。

【0021】

これによれば、従来のものと比較して使用するトランジスタの数を1つ削減した単位回路を複数備えた電気光学装置を提供することができる。

この電気光学装置において、前記制御回路は、第9の端子と第10の端子とを備えた第

4のトランジスタであり、前記第9の端子は前記電位制御線を介して前記第6の端子に接続されるとともに、前記第10の端子は前記複数の電位、または、前記所定電位を供給する供給線に接続されていてもよい。

【0022】

これによれば、制御回路を容易に構成することができる。

この電気光学装置において、前記電気光学素子は発光層が有機材料で構成されたEL素子であってもよい。

【0023】

これによれば、有機EL素子を備えた電気光学装置を構成する単位回路のトランジスタの数を削減することできる。

この電気光学装置において、前記複数の走査線のうち一つの走査線に沿って、同色の電気光学素子が配置されるようにしてもよい。

【0024】

これによれば、従来のものと比べて使用するトランジスタが少ないフルカラー表示が可能な電気光学装置を提供することができる。

本発明の電気光学装置の駆動方法は、複数のデータ線と、複数の走査線と、複数の単位回路と、を含み、前記複数の単位回路の各々は、第1の電極と第2の電極との間の電位差に応じて光学機能を発現する電気光学素子と、第1の端子と第2の端子と第1の制御用端子とを備え、前記第1の端子が前記第1の電極に接続された第1のトランジスタと、前記第1の制御用端子に接続された容量素子と、第3の端子と第4の端子と第2の制御用端子とを備え、前記第3の端子が前記第1の端子に接続され、前記第4の端子が前記複数のデータ線のうちの1つデータ線に接続され、前記第2の制御用端子が前記複数の走査線のうち1つ走査線に接続された第2のトランジスタと、を備えている電気光学装置の駆動方法であって、前記第2の電極の電位は、前記電気光学素子が光学機能を発現しない電位に設定するとともに、前記第2の制御用端子に前記複数の走査線のうちの一つの走査線を介して走査信号を供給して前記第2のトランジスタをオン状態にして、前記一つのデータ線から前記第2のトランジスタを介して前記第1のトランジスタに電流として供給されるデータ信号を供給し、前記データ信号に応じた電荷量を前記容量素子に蓄積する第1のステップと、前記走査線を介して前記第2の制御用端子に走査信号を供給して前記第2のトランジスタをオフ状態にするとともに、前記第2の電極の電位を前記電気光学素子が光学機能を発現する電位に設定して、前記容量素子に蓄積された前記電荷量に応じて設定された前記第1のトランジスタの導通状態に応じた電圧レベルの電圧または電流レベルの電流を前記第1の電極を介して前記電気光学素子に供給する第2のステップとを含む。

【0025】

これによれば、単位回路を構成するトランジスタの数を削減することができる電気光学装置を駆動させることができる。

この電気光学装置の駆動方法において、前記複数の単位回路の各々は、前記第1の端子と前記第1の制御用端子との電気的接続及び電気的切断を制御する第3のトランジスタをさらに含み、前記第1のステップを行っている期間の少なくとも一部の期間において、前記第1の端子と前記第1の制御用端子とを前記第3のトランジスタをオン状態にすることにより電気的に接続し、前記第2のステップを行っている期間の少なくとも一部の期間において、前記第1の端子と前記第1の制御用端子とを前記第3のトランジスタをオフ状態とすることにより電気的に切り離すようにしてもよい。

【0026】

これによれば、第1のステップにて、容量素子にデータ信号に相対した電荷量を保持させるとともに、第2のステップにて、前記容量素子に保持された電荷量に応じた電流を電気光学素子に供給することができる。

【0027】

この電気光学装置の駆動方法において、前記電気光学素子は、有機EL素子であってもよい。

これによれば、使用するトランジスタの数を従来ものと比べて削減した単位回路を備えた電気光学装置において、その単位回路に設けられた電気光学素子が有機EL素子である電気光学装置を駆動させることができる。

【0028】

本発明の電子機器は、上記の電子回路を実装した。

これによれば、外部から供給されるデータ信号に応じた電流を電子素子に供給する単位回路を備えた電子回路において、その単位回路を構成するトランジスタを従来のものと比べて1個削減した電子回路を備えた電子機器を提供することができる。

【0029】

本発明の電子機器は、上記の電気光学装置を実装した。

これによれば、外部から供給されるデータ信号に応じた電流を電子素子に供給する単位回路を備えた電気光学装置において、その単位回路を構成するトランジスタを従来のものと比べて1個削減した電気光学装置を備えた電子機器を提供することができる。このことにより、電子回路に対するトランジスタの占有面積を低減させることができるので、開口率の高い電気光学装置を実現することができる。従って、電子機器の消費電力をより低くすることができるとともに、電子機器の歩留まりを向上させることができる。

【発明を実施するための最良の形態】

【0030】

[第1実施形態]

以下、本発明を具体化した第1実施形態を図1～4に従って説明する。

図1は、電気光学装置としての有機ELディスプレイの回路構成を示すブロック回路図である。図2は、電子回路としての表示パネル部及びデータ線駆動回路の内部構成を示すブロック回路図である。図3は画素回路の回路図である。図4は、画素回路の駆動方法を説明するためのタイミングチャートである。

【0031】

有機ELディスプレイ10は、信号生成回路11、表示パネル部12、走査線駆動回路13、データ線駆動回路14及び電源線制御回路15を備えている。有機ELディスプレイ10の信号生成回路11、走査線駆動回路13、データ線駆動回路14及び電源線制御回路15は、それぞれが独立した電子部品によって構成されていてもよい。例えば、信号生成回路11、走査線駆動回路13、データ線駆動回路14及び電源線制御回路15が、各々1チップの半導体集積回路装置によって構成されていてもよい。又、信号生成回路11、走査線駆動回路13、データ線駆動回路14及び電源線制御回路15の全部若しくは一部がプログラマブルなICチップで構成され、その機能がICチップに書き込まれたプログラムによりソフトウェア的に実現されてもよい。

【0032】

信号生成回路11は、図示しない外部装置からの画像データに基づいて表示パネル部12に画像を表示させるための走査制御信号及びデータ制御信号を作成する。そして、信号生成回路11は、走査制御信号を走査線駆動回路13に出力するとともに、データ制御信号をデータ線駆動回路14に出力する。又、信号生成回路11は、電源線制御回路15に対してタイミング制御信号を出力する。

【0033】

表示パネル部12は、図2に示すように、列方向に沿って延設されたM本のデータ線X_m (m=1～M; mは整数)と、行方向に沿って延設されたN本の走査線Y_n (n=1～N; nは整数)との交差部に対応する位置に配置された複数の単位回路としての画素回路20を有している。つまり、各画素回路20は、その列方向に沿って延設されたデータ線X_mと、行方向に沿って延設された走査線Y_nとの間にそれぞれ接続されることによりマトリクス状に配設されている。又、各画素回路20は、走査線Y_nに平行して延設された電源線V_{Ld}及び電位制御線L₀に接続されている。

【0034】

電源線V_{Ld}は表示パネル部12の右端側に配設された画素回路20の列方向に沿って

延設された第1の電圧供給線L aに接続されている。第1の電圧供給線L aは駆動電圧V d dを供給する図示しない電源部に接続されている。従って、各画素回路20は、第1の電圧供給線L a及び電源線V L dを介して駆動電圧V d dが供給されるようになっている。

【0035】

電位制御線L oは制御回路T Sに接続されている。制御回路T Sは、表示パネル部12の右端側に配設された画素回路20の列方向に沿って延設された第2の電圧供給線L bに接続されている。第2の電圧供給線L bは陰極電圧V oを供給する図示しない前記電源部に接続されている。また、制御回路T Sは、電源線制御線Fを介して制御回路T Sを制御するための後記する電源線制御信号S C nを供給する電源線制御回路15に接続されている。駆動電圧V d dは陰極電圧V oより大きくなるように予め設定されている。

【0036】

画素回路20は、図2に示すように、発光層が有機材料で構成された有機EL素子21を有する。尚、各画素回路20内に配置形成される後記するトランジスタは、通常はTFT（薄膜トランジスタ）で構成されている。

【0037】

走査線駆動回路13は、信号生成回路11から出力される走査制御信号に基づいて、表示パネル部12に配設されたN本の走査線Y nのうち、1本の走査線を選択し、その選択された走査線に走査信号S Y 1, S Y 2, …, S Y nを出力する。

【0038】

データ線駆動回路14は、図2に示すように、複数の单一ラインドライバ23を備えている。各单一ラインドライバ23は、それぞれ表示パネル部12に配設された対応するデータ線X mと接続されている。データ線駆動回路14は、信号生成回路11から出力される前記データ制御信号に基づいて、データ電流I data 1, I data 2, …, I data Mをそれぞれ生成する。そして、データ線駆動回路14は、その生成されたデータ電流I data 1, I data 2, …, I data Mをデータ線X mを介して各画素回路20に出力する。そして、画素回路20は、それぞれデータ電流I data 1, I data 2, …, I data Mに応じて同画素回路20の内部状態が設定されると、このデータ電流I data 1, I data 2, …, I data Mの電流レベルに応じて有機EL素子21に供給する駆動電流I e 1を制御するようになっている。

【0039】

電源線制御回路15は、上述のように、制御回路T Sと電源線制御線Fを介して接続されている。電源線制御回路15は、信号生成回路11から出力されるタイミング制御信号に基づいて、電位制御線L oと第1の電圧供給線L aとの電気的接続の状態（オン状態）または電気的切断の状態（オフ状態）を決定する電源線制御信号S C nを生成する。また、電源線制御回路15は、信号生成回路11から出力されるタイミング制御信号に基づいて、電位制御線L oと第2の電圧供給線L bとの電気的接続の状態（オン状態）または電気的切断の状態（オフ状態）を決定する電源線制御信号S C nを生成する。

【0040】

詳しくは、電源線制御信号S C nは、電位制御線L oと第1の電圧供給線L aとが電気的接続の状態（オン状態）のとき、電位制御線L oと第2の電圧供給線L bとを電気的切断の状態（オフ状態）にし、電位制御線L oと第1の電圧供給線L aとが電気的切断の状態（オフ状態）のとき、電位制御線L oと第2の電圧供給線L bとを電気的接続の状態（オン状態）にする信号である。

【0041】

そして、制御回路T Sは、電源線制御信号S C nに応じて、電位制御線L oを介して画素回路20に駆動電圧V d dまたは陰極電圧V oを供給するようになっている。

【0042】

このように構成された有機ELディスプレイ10の画素回路20について図3に従って以下に説明する。尚、説明の便宜上、走査線Y nとデータ線X mとの間に配設された画素

回路20について説明する。

【0043】

図3に示すように、画素回路20は、3個のトランジスタと1つの容量素子と有機EL素子21とから構成されている。詳述すると、画素回路20は、駆動用トランジスタQd、第1のスイッチング用トランジスタQs1、第2のスイッチング用トランジスタQs2及び保持用キャパシタCoを備えている。駆動用トランジスタQdの導電型はp型（pチャネル）である。又、第1及び第2のスイッチング用トランジスタQs1、Qs2の導電型は、それぞれ、n型（nチャネル）である。

【0044】

駆動用トランジスタQdは、そのソースが電源線VLdに接続されている。駆動用トランジスタQdのドレインは、第1のスイッチング用トランジスタQs1のソースと、有機EL素子21の第1の電極E1とにそれぞれ接続されている。

【0045】

また、駆動用トランジスタQdのゲートとドレインとの間には第2のスイッチング用トランジスタQs2が接続されている。駆動用トランジスタQdのゲートには、保持用キャパシタCoの第1電極D1が接続されている。保持用キャパシタCoの第2電極D2は電源線VLdに接続されている。

【0046】

第1のスイッチング用トランジスタQs1は、そのドレインがデータ線Xmに接続されている。第1のスイッチング用トランジスタQs1のゲートは第2のスイッチング用トランジスタQs2のゲートとともに走査線Yn接続されている。有機EL素子21の第2の電極E2は、電位制御線Loに接続されている。

【0047】

このように構成された画素回路20に接続された電位制御線Loには、制御回路TSが接続されている。制御回路TSは、表示パネル部12にマトリクス状に配設された画素回路20のうち、最も右側の列方向に沿って配設された画素回路20と、第1及び第2の電圧供給線La、Lbとの間に配置形成されている。

【0048】

制御回路TSは、陰極電圧用トランジスタQoと駆動電圧用トランジスタQDDDとから構成されている。陰極電圧用トランジスタQoは、その導電型がn型（nチャネル）であって、駆動電圧用トランジスタQDDDは、その導電型がp型（pチャネル）である。

【0049】

そして、陰極電圧用トランジスタQoは、そのソースが駆動電圧用トランジスタQDDDのドレインに接続されるとともに、電位制御線Loに接続されている。陰極電圧用トランジスタQoのドレインは陰極電圧Voを供給する第2の電圧供給線Lbに接続されている。駆動電圧用トランジスタQDDDのソースは駆動電圧Vddを供給する第1の電圧供給線Laに接続されている。また、陰極電圧用トランジスタQo及び駆動電圧用トランジスタQDDDの各ゲートは互いに接続されるとともに電源線制御線Fに接続されている。そして、陰極電圧用トランジスタQo及び駆動電圧用トランジスタQDDDの各ゲートには電源線制御回路15にて生成される電源線制御信号SCnが供給されるようになっている。

【0050】

つまり、制御回路TSは、表示パネル部12の行方向に配設された画素回路20に対して共有されるようになっている。

尚、特許請求の範囲に記載された第1のトランジスタ、第2のトランジスタ及び第3のトランジスタは、例えば、この実施形態においては、駆動用トランジスタQd、第1のスイッチング用トランジスタQs1及び第2のスイッチング用トランジスタQs2にそれぞれ対応している。また、特許請求の範囲に記載された第1の端子及び第2の端子は、例えば、この実施形態においては、駆動用トランジスタQdのドレイン及び駆動用トランジスタQdのソースにそれぞれ対応している。更に、特許請求の範囲に記載された第1のトランジスタの第1の制御用端子又は制御用端子は、例えば、この実施形態においては、駆動

用トランジスタQdのゲートに対応している。

【0051】

特許請求の範囲に記載された第3の端子、第4の端子及び第2の制御用端子は、例えば、この実施形態においては、第1のスイッチング用トランジスタQs1のドレイン、第1のスイッチング用トランジスタQs1のソース及び第1のスイッチング用トランジスタQs1のゲートにそれぞれ対応している。また、特許請求の範囲に記載された第5の端子及び第6の端子は、例えば、この実施形態においては、有機EL素子21の第1の電極E1及び第2の電極E2にそれぞれ対応している。更に、特許請求の範囲に記載された第4のトランジスタは、例えば、この実施形態においては、陰極電圧用トランジスタQoあるいは駆動電圧用トランジスタQDDに対応している。

【0052】

このように構成された有機ELディスプレイ10において、電源線制御信号SCnに応じて駆動電圧用トランジスタQDDが電気的接続の状態（オン状態）となると、電位制御線Loを介して有機EL素子21の第2の電極E2に駆動電圧Vddが供給されて、有機EL素子21の第2の電極E2がH状態となる。

この第2の電極E2に供給される駆動電圧Vddが、有機EL素子21の光学機能を発現させない電位として作用する。

【0053】

このとき、有機EL素子21の第1の電極E1には駆動電圧Vddが供給されているので、有機EL素子21には電流が流れない状態となる。従って、有機EL素子21は発光しない。

【0054】

また、電源線制御信号SCnに応じて陰極電圧用トランジスタQoが電気的接続の状態（オン状態）となると、電位制御線Loを介して有機EL素子21の第2の電極E2に陰極電圧が供給される。陰極電圧Voは駆動電圧Vddより小さくなるように設定されているので、有機EL素子には順方向バイアスが供給されることとなる。その結果、有機EL素子21には、駆動用トランジスタQdにて生成された駆動電流Ie1が供給されることとなる。そして、有機EL素子21はその輝度が駆動電流Ie1の電流レベルに応じて決定されることとなる。

【0055】

次に、上述のように構成された有機ELディスプレイ10の画素回路20の駆動方法について図4に従って説明する。図4において、駆動周期Tcは、有機EL素子21の輝度が1回ずつ更新される周期を意味しており、所謂、フレーム周期と同じものである。T1はデータ書き込み期間であって、T2は発光期間である。駆動周期Tcは、データ書き込み期間T1と発光期間T2とから構成されている。

【0056】

まず、画素回路20において、走査線駆動回路13から走査線Ynを介して第1及び第2のスイッチング用トランジスタQs1、Qs2をデータ書き込み期間T1にてそれぞれオン状態にする走査信号SYnが供給される。このとき、電源線制御回路15からは、電源線制御線Fを介して陰極電圧用トランジスタQoのゲートに陰極電圧用トランジスタQoをオフ状態にする電源線制御信号SCnが供給される。

【0057】

すると、第1及び第2のスイッチング用トランジスタQs1、Qs2がオン状態になる。この結果、データ電流Idatamが第1のスイッチング用トランジスタQs1及び第2のスイッチング用トランジスタQs2を経由して保持用キャパシタCoに供給される。その結果、保持用キャパシタCoにはデータ電流Idatamの電流レベルに応じた電荷量に対応した電圧Voが保持されることとなる。このとき、駆動用トランジスタQdは、飽和領域にて動作するよう予め設定されているので、駆動用トランジスタQdの閾値電圧、移動度といった特性ばらつきが補償される。

【0058】

また、このとき、電源線制御回路 15 から駆動電圧用トランジスタ QDD をオン状態にする電源線制御信号 SCn が制御回路 TS に供給されることで、駆動電圧用トランジスタ QDD がオン状態になる。その結果、有機 EL 素子 21 の第 2 の電極 E2 には駆動電圧 Vdd が供給されている。

【0059】

従って、有機 EL 素子 21 の第 2 の電極 E2 は、図 4 に示すように、駆動電圧 Vdd となっているので、有機 EL 素子 21 は非順バイアス状態あるいは逆バイアス状態となる。このため、有機 EL 素子 21 は発光しない。

【0060】

続いて、データ書き込み期間 T1 の終了後、発光期間 T2 において、走査線駆動回路 13 から走査線 Yn を介して第 1 のスイッチング用トランジスタ Qs1 及び第 2 のスイッチング用トランジスタ Qs2 をそれぞれオフ状態にする走査信号 SYn が供給される。すると、第 1 のスイッチング用トランジスタ Qs1 及び第 2 のスイッチング用トランジスタ Qs2 がそれぞれオフ状態になる。

【0061】

また、このとき、電源線制御回路 15 から陰極電圧用トランジスタ Qo をオン状態にする電源線制御信号 SCn が制御回路 TS に供給されることで、陰極電圧用トランジスタ Qo がオン状態になる。その結果、有機 EL 素子 21 の第 2 の電極 E2 には陰極電圧 Vo が供給されて、有機 EL 素子 21 の第 2 の電極 E2 が L 状態となる。

【0062】

つまり、有機 EL 素子 21 の第 2 の電極 E2 は、図 4 に示すように、陰極電圧 Vo となり、第 2 の電極 E2 の電位は第 1 の電極 E1 より低くなるので、有機 EL 素子 21 には順バイアスが供給された状態となる。

【0063】

その結果、データ書き込み期間 T1 にて保持用キャパシタ Co に保持された電圧 Vo に応じた大きさの駆動電流 Ie1 が有機 EL 素子 21 に流れる。従って、有機 EL 素子 21 は、その輝度階調がデータ電流 Idatam に応じて精度良く制御されることとなる。

【0064】

上述のように、画素回路 20 は、その内部に形成されるトランジスタの個数を従来のものと比べて 1 つ削減しつつ有機 EL 素子 21 の輝度階調をデータ電流 Idatam に応じて精度良く制御することができる。従って、画素回路 20 は、有機 EL ディスプレイ 10 の製造における歩留まりや開口率を向上させることができる。

【0065】

上述の実施形態の電子回路及び電気光学装置によれば、以下のようないくつかの特徴を得ることができる。

【0066】

(1) 本実施形態では、駆動用トランジスタ Qd、第 1 のスイッチング用トランジスタ Qs1、第 2 のスイッチング用トランジスタ Qs2、保持用キャパシタ Co 及び有機 EL 素子 21 で画素回路 20 を構成した。

有機 EL 素子 21 の第 2 の電極 E2 と電位制御線 Lo を介して接続され、第 2 の電極 E2 の電位を駆動電圧 Vdd または陰極電圧 Vo に設定する制御回路 TS を複数の画素回路 20 に対して共通に設けた。

【0067】

これにより、画素回路 20 は、駆動用トランジスタ Qd の閾値電圧や移動度等のばらつきを補償しつつ、その内部に形成されるトランジスタの個数を従来の画素回路と比べて 1 つ少なくすることができる。その結果、画素回路 20 は、有機 EL 素子 21 の輝度階調を精度良く制御することができることに加えてトランジスタの製造における歩留まりや開口率を向上させることができる有機 EL ディスプレイ 10 を提供することができる。

[第 2 実施形態]

【0068】

次に、本発明を具体化した第2実施形態を図5に従って説明する。尚、本実施形態において、上述の第1実施形態と同じ構成部材については符号を等しくして、その詳細な説明を省略する。

【0069】

図5は、有機ELディスプレイ10の表示パネル部12a及びデータ線駆動回路14の内部構成を示すブロック回路図である。本実施形態において、表示パネル部12aは、赤色の光を放射する有機EL素子21を有した赤用画素回路20Rと、緑色の光を放射する有機EL素子21を有した緑用画素回路20Gと、青色の光を放射する有機EL素子21を有した青用画素回路20Bとで構成される。各赤、緑及び青用画素回路20R、20G、20Bの回路構成は、それぞれ、第1実施形態で説明した画素回路20の回路構成と等しい。

【0070】

詳述すると、表示パネル部12aは、同色の画素回路20R、20G、20Bが走査線Ynの延設方向に沿って配置されている。又、赤用画素回路20Rを構成する駆動用トランジスタQd及び保持用キャパシタCoは、それぞれ、電源線VLdを介して対応する赤用駆動電圧VddRを供給する赤用の第1の電圧供給線LaRに接続されている。また、緑用画素回路20Gを構成する駆動用トランジスタQd及び保持用キャパシタCoは、それぞれ、電源線VLdを介して対応する緑用駆動電圧VddGを供給する緑用の第1の電圧供給線LaGに接続されている。また、青用画素回路20Bを構成する駆動用トランジスタQd及び保持用キャパシタCoは、それぞれ、電源線VLdを介して対応する青用駆動電圧VddBを供給する青用の第1の電圧供給線LaBに接続されている。

【0071】

尚、赤、緑及び青用駆動電圧VddR、VddG、VddBはそれぞれ、赤色の画素回路20Rを構成する駆動用トランジスタQdの駆動電圧、緑色の画素回路20Gを構成する駆動用トランジスタQdの駆動電圧及び青色の画素回路20Bを構成する駆動用トランジスタQdの駆動電圧である。

【0072】

次に、上述のように構成された有機ELディスプレイ10の画素回路20R、20G、20Bの駆動方法について説明する。

まず、走査線駆動回路13から第1の走査線Y1を介して赤用画素回路20Rの第1及び第2のスイッチング用トランジスタQs1、Qs2をそれぞれオン状態にする第1の走査信号SY1が供給される。また、電源線制御回路15から電位制御線Loを介して駆動電圧用トランジスタQDDをオン状態にする電源線制御信号SCnが供給される。

【0073】

この結果、第1の走査線Y1の延設方向に配置された赤用画素回路20R内の、第1の走査線Y1が接続された第1及び第2のスイッチング用トランジスタQs1、Qs2がそれぞれオン状態となるとともに赤用有機EL素子21の第2の電極E2の電位は駆動電圧Vddとなる。

この状態で、データ線Xmからデータ電流Idataが第1のスイッチング用トランジスタQs1及び第2のスイッチング用トランジスタQs2を介して保持用キャパシタCoに供給される。その結果、保持用キャパシタCoにはデータ電流IdataMの電流レベルに応じた電荷量に対応した電圧Voが保持されることとなる。

【0074】

続いて、走査線駆動回路13から第1の走査線Y1を介して赤用画素回路20Rの第1及び第2のスイッチング用トランジスタQs1、Qs2をそれぞれオフ状態にする第1の走査信号SY1が供給される。また、電源線制御回路15から電位制御線Loを介して陰極電圧用トランジスタQoをオン状態にする電源線制御信号SCnが供給される。

【0075】

この結果、赤用画素回路20R内の、第1の走査線Y1が接続された第1及び第2のスイッチング用トランジスタQs1、Qs2がそれぞれオフ状態となるとともに赤用有機EL

L素子21の第2の電極E2の電位は陰極電圧V₀となる。従って、赤用有機EL素子21には順方向バイアスが供給されることとなるため、赤用有機EL素子21には駆動電流I_{el}が供給され、赤用有機EL素子21の発光が開始する。

【0076】

続いて、走査線駆動回路13から第2の走査線Y2を介して緑用画素回路20Gの第1及び第2のスイッチング用トランジスタQ_{s1}, Q_{s2}をそれぞれオン状態にする第1の走査信号S_{Y1}が供給される。また、電源線制御回路15から電位制御線L₀を介して駆動電圧用トランジスタQ_{DD}をオン状態にする電源線制御信号S_{Cn}が供給される。

【0077】

この結果、第2の走査線Y2の延設方向に配置された緑用画素回路20G内の、第2の走査線Y2が接続された第1及び第2のスイッチング用トランジスタQ_{s1}, Q_{s2}がそれぞれオン状態となるとともに緑用有機EL素子21の第2の電極E2の電位は駆動電圧V_{dd}となる。この状態で、データ線X_mからデータ電流I_{data}が第1のスイッチング用トランジスタQ_{s1}及び第2のスイッチング用トランジスタQ_{s2}を介して保持用キャパシタC₀に供給される。その結果、保持用キャパシタC₀にはデータ電流I_{data}Mの電流レベルに応じた電荷量に対応した電圧V₀が保持されることとなる。

【0078】

続いて、走査線駆動回路13から第2の走査線Y2を介して緑用画素回路20Gの第1及び第2のスイッチング用トランジスタQ_{s1}, Q_{s2}をそれぞれオフ状態にする第2の走査信号S_{Y2}が供給される。また、電源線制御回路15から電位制御線L₀を介して駆動電圧用トランジスタQ_{DD}をオン状態にする電源線制御信号S_{Cn}が供給される。

【0079】

この結果、緑用画素回路20G内の、第2の走査線Y2が接続された第1及び第2のスイッチング用トランジスタQ_{s1}, Q_{s2}がそれぞれオフ状態となるとともに緑用有機EL素子21の第2の電極E2の電位は陰極電圧V₀となる。従って、緑用有機EL素子21には順バイアスが供給されることとなるため、緑用有機EL素子21には駆動電流I_{el}が供給され、緑用有機EL素子21の発光が開始する。

【0080】

更に、走査線駆動回路13から第3の走査線Y3を介して青用画素回路20Bの第1及び第2のスイッチング用トランジスタQ_{s1}, Q_{s2}をそれぞれオン状態にする第3の走査信号S_{Y3}が供給される。また、電源線制御回路15から電位制御線L₀を介して陰極電圧用トランジスタQ₀をオン状態にする電源線制御信号S_{Cn}が供給される。

【0081】

この結果、第3の走査線Y3の延設方向に配置された青用画素回路20B内の、第3の走査線Y3が接続された第1及び第2のスイッチング用トランジスタQ_{s1}, Q_{s2}がそれぞれオン状態となるとともに青用有機EL素子21の第2の電極E2の電位は駆動電圧V_{dd}となる。この状態で、データ線X_mからデータ電流I_{data}が第1のスイッチング用トランジスタQ_{s1}及び第2のスイッチング用トランジスタQ_{s2}を介して保持用キャパシタC₀に供給される。その結果、保持用キャパシタC₀にはデータ電流I_{data}Mの電流レベルに応じた電荷量に対応した電圧V₀が保持されることとなる。

【0082】

続いて、走査線駆動回路13から第3の走査線Y3を介して青用画素回路20Bの第1及び第2のスイッチング用トランジスタQ_{s1}, Q_{s2}をそれぞれオフ状態にする第3の走査信号が供給される。また、電源線制御回路15から電位制御線L₀を介して駆動電圧用トランジスタQ_{DD}をオン状態にする電源線制御信号S_{Cn}が供給される。

【0083】

この結果、青用画素回路20B内の、第3の走査線Y3が接続された第1及び第2のスイッチング用トランジスタQ_{s1}, Q_{s2}がそれぞれオフ状態となるとともに青用有機EL素子21の第2の電極E2の電位は陰極電圧V₀となる。従って、青用有機EL素子21には順方向バイアスが供給されることとなるため、青用有機EL素子21には駆動電流

電圧が供給され、青用有機EL素子21の発光が開始する。

[0 0 8 4]

従って、有機ELディスプレイ10においても前記第1実施形態と同様な効果を得ることができる。

〔第3実施形態〕

【0085】

次に、第1及び第2実施形態で説明した電気光学装置としての有機ELディスプレイ10の電子機器の適用について図6に従って説明する。有機ELディスプレイ10は、モバイル型のパソコンコンピュータ、携帯電話、デジタルカメラ等種々の電子機器に適用できる。

[0 0 8 6]

図6は、モバイル型パーソナルコンピュータの構成を示す斜視図を示す。図6において、パーソナルコンピュータ70は、キーボード71を備えた本体部72と、有機ELディスプレイ70を用いた表示ユニット73とを備えている。

この場合においても、有機ELディスプレイ10を用いた表示ユニット73は前記第1実施形態と同様な効果を發揮する。この結果、有機EL素子21の輝度階調を精度良く制御することができるとともに歩留まりや開口率を向上させることができる有機ELディスプレイ10を備えたモバイル型パーソナルコンピュータ70を提供することができる。

[0087]

尚、発明の実施形態は、上記実施形態に限定されるものではなく、以下のように実施してもよい。

○上記実施形態では、有機EL素子21がその光学機能を発現しないようにするために、有機EL素子21の第2の電極E2に供給する電位は、駆動電圧Vddであったが、これに限定されるものではなく、有機EL素子21がその光学機能を発現しない電位であればよい。また、第2の電極E2をフローティングとしてもよい。

[0 0 8 8]

○上記実施形態では、1本の第1の電圧供給線L aに対して複数の電源線V L dと複数の電位制御線L oとを接続した。これを、第1の電圧供給線L aを複数設け、複数の電源線V L dに接続する第1の電圧供給線L aと複数の電位制御線L oに接続する第1の電圧供給線L aと分けて使用する。このようにすることによって、保持用キャパシタC oの第2電極D 2の電位が電源線制御信号S C nに伴う変動が軽減され、上記実施形態の効果に加えて有機EL素子2 1の輝度を安定して制御することができる。

〔0089〕

○上記実施形態では、1つの制御回路TSを1本の走査線Ynに沿って設けられた複数の画素回路20で共有するようにした。これを、1本のデータ線Xm（あるいは、ある程度まとめた数のデータ線）に沿って設けられた複数の画素回路20で1つの制御回路TSを共有するようにしてもよい。このとき、制御回路TSを構成する駆動電圧用トランジスタQDDをオン状態とした状態で、データ線Xmに沿って設けられた画素回路20にデータ電流Idataを供給し、その後、制御回路TSを構成する陰極電圧用トランジスタQoをオン状態として、その画素回路20の有機EL素子21を一斉に発光させるようにする。

あるいは、制御回路 TS を複数の走査線に対して設けられた複数の画素回路 20 で共有化してもよい。

このようにすることによって、上記実施形態と同様の効果を得ることができる。

[0 0 9 0]

○上記実施形態では、駆動電圧用トランジスタQ D Dのソースを駆動電圧V d dを供給する第1の電圧供給線に接続した。そして、有機EL素子2 1の光学機能を発現させない場合は、有機EL素子2 1の第2の電極E 2に第1の電圧供給線を介して駆動電圧V d dを供給することで有機EL素子2 1の第2の電極E 2の電位を第1の電極E 1と同じ電位にし、その結果、有機EL素子2 1に駆動電流I e 1が流れないようにした。

【0091】

これを、駆動電圧用トランジスタQDDのソースを駆動電圧Vdd以上の電圧を供給する電圧供給線に接続する。そして、有機EL素子21の光学機能を発現させないようにする場合は、有機EL素子21の第2の電極E2に電圧供給線を介して駆動電圧Vdd以上の電位を供給することで有機EL素子21の第2の電極E2の電位を第1の電極E1よりも高くして有機EL素子21に駆動電流Ielが流れないようにしてもよい。このようにすることで、上記実施形態と同様の効果を得ることができる。

【0092】

○上記実施形態では、画素回路20の駆動用トランジスタQdの導電型をp型(pチャネル)とした。又、第1のスイッチング用トランジスタQs1及び第2のスイッチング用トランジスタQs2のそれぞれの導電型をn型(nチャネル)になるように設定した。そして、駆動用トランジスタQdのドレインを有機EL素子の陽極に接続し、有機EL素子の第2の電極E2を電位制御線Loに接続した。

【0093】

これを、駆動用トランジスタQdをn型とし、第1のスイッチング用トランジスタQs1及び第2のスイッチング用トランジスタQs2のそれぞれの導電型をp型(pチャネル)になるように設定してもよい。

このとき、上述のように配置された駆動用トランジスタQdのソースを有機EL素子の陰極に接続し、有機EL素子の陽極を有機EL素子の陰極を電位制御線Loに接続するようにしてもよい。このように画素回路20を構成することで、画素回路20をそれぞれトップエミッション方式の電気光学装置の画素回路に適用させることができる。

【0094】

○上記実施形態では、第1のスイッチング用トランジスタQs1のゲートを第2のスイッチング用トランジスタQs2のゲートと接続するとともに走査線Ynに接続されるようにした。これを、第1のスイッチング用トランジスタQs1のゲートと第2のスイッチング用トランジスタQs2のゲートとを独立した走査線にそれぞれ接続させることによってもよい。

【0095】

○上記実施形態では、駆動電圧用トランジスタQDDと陰極電圧用トランジスタQoとで制御回路TSを構成した。これを、駆動電圧用トランジスタQDD及び陰極電圧用トランジスタQoの代わりに低電位と高電位との間で切換える可能なスイッチで制御回路TSを構成してもよい。

又、駆動電圧用トランジスタQDD及び陰極電圧用トランジスタQoの駆動能力を向上させるためにバッファ回路あるいはソースフォロワ回路を含むボルテージフォロワ回路を使用してもよい。このようにすることによって、上記実施形態と同様の効果を得ることができる。

○上記の実施形態では、データの書き込み時に電子素子である有機EL素子21に非順バイアスあるいは逆バイアスを印加したが、例えば、有機EL素子21を長寿命化するためにデータの書き込み時以外にも非順バイアスあるいは逆バイアスを印加する期間を設定することも可能である。

【0096】

○上記実施形態では、第1及び第2の電圧供給線La, Lbを表示パネル部12の右端側に設けたが、これに限定されることなく、例えば、表示パネル部12の左端側に設けてもよい。このようにすることによって、上記実施形態と同様の効果を得ることができる。

【0097】

○上記実施形態では、単位回路として画素回路20に具体化して好適な効果を得たが、有機EL素子21以外の例えばLEDやFED等の電気光学素子を駆動する単位回路に具体化してもよい。RAM等(特にMRAM)の記憶装置に具体化してもよい。

○上記実施形態では、画素回路20の電流駆動素子として有機EL素子21について具

体化したが、無機EL素子に具体化してもよい。つまり、無機EL素子からなる無機ELディスプレイに応用しても良い。

【産業上の利用可能性】

【0098】

本発明の電気光学装置は、高開口率を必要とする表示装置に特に好適である。

【図面の簡単な説明】

【0099】

【図1】本実施形態の有機ELディスプレイの回路構成を示すブロック回路図である。

【図2】第1実施形態の表示パネル部及びデータ線駆動回路の内部構成を示すブロック回路図である。

【図3】第1実施形態の画素回路の回路図である。

【図4】第1実施形態の画素回路の駆動方法を説明するためのタイミングチャートである。

【図5】第2実施形態の表示パネル部及びデータ線駆動回路の内部構成を示すブロック回路図である。

【図6】第3実施形態を説明するためのモバイル型パーソナルコンピュータの構成を示す斜視図である。

【符号の説明】

【0100】

C_o 容量素子としての保持用キャパシタ

Q_{s1} 第2のトランジスタとしての第1のスイッチング用トランジスタ

Q_{s2} 第3のトランジスタとしての第2のスイッチング用トランジスタ

Q_d 第1のトランジスタとしての駆動用トランジスタ

Q_o 第4のトランジスタとしての陰極電圧用トランジスタ

L_o 電位制御線

T_S 制御回路

X_m データ線

Y_n 走査線

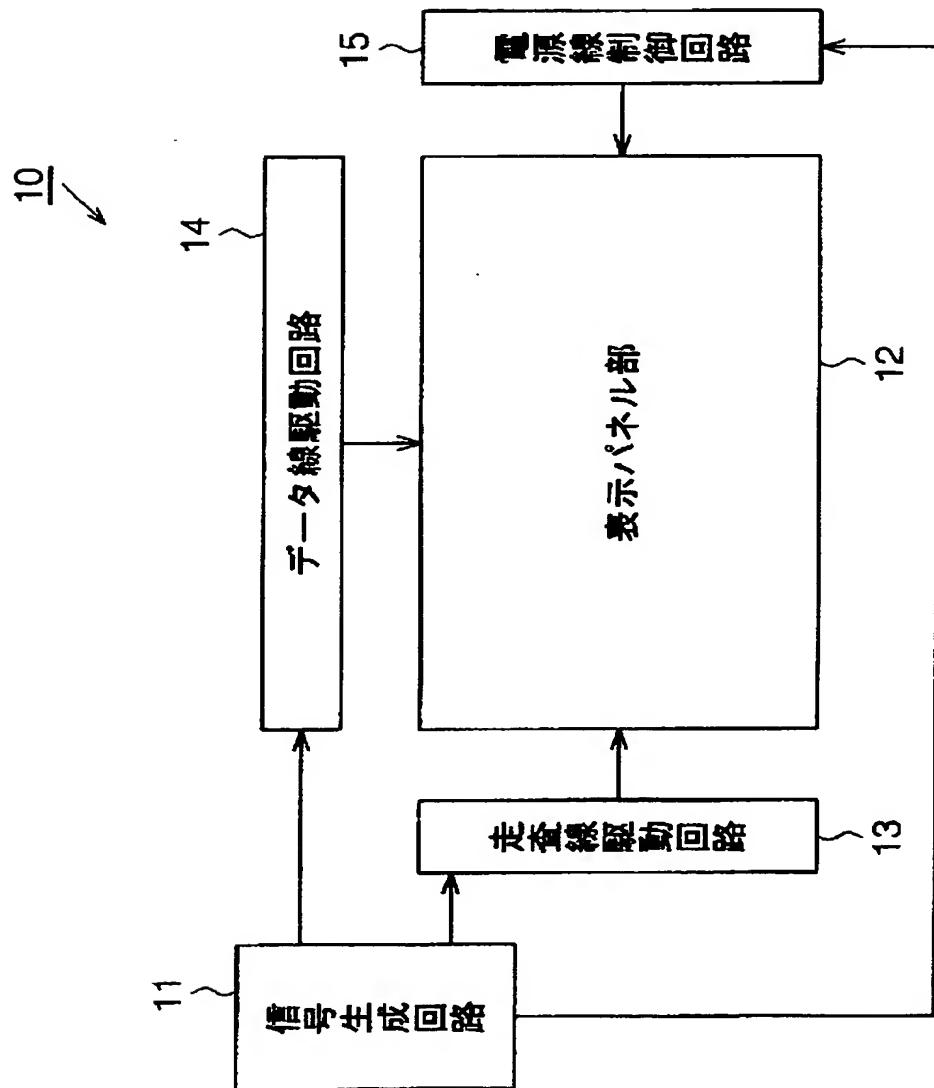
10 電気光学装置としての有機ELディスプレイ

20 単位回路としての画素回路

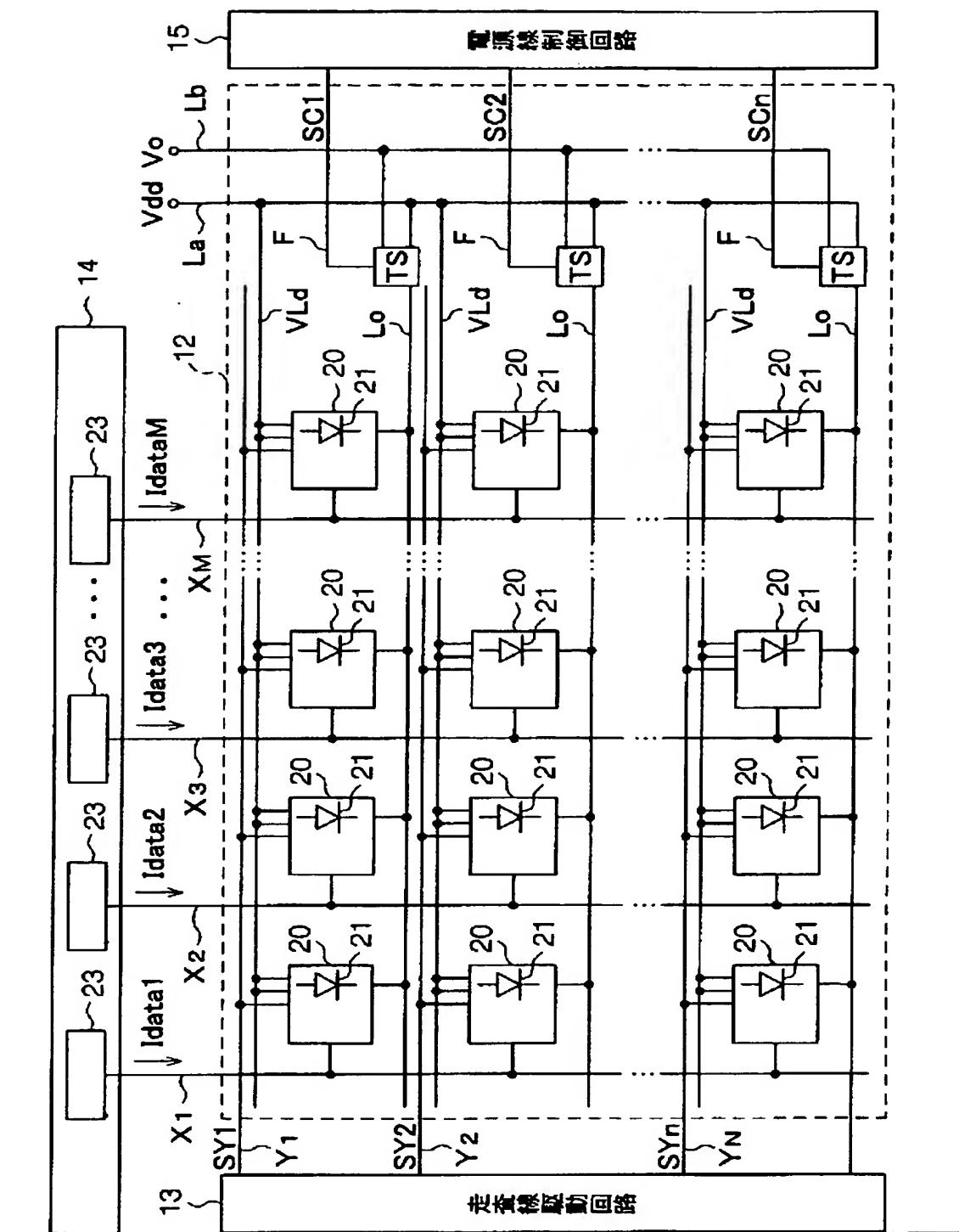
21 電子素子、電気光学素子又は電流駆動素子としての有機EL素子

70 電子機器としてのパーソナルコンピュータ

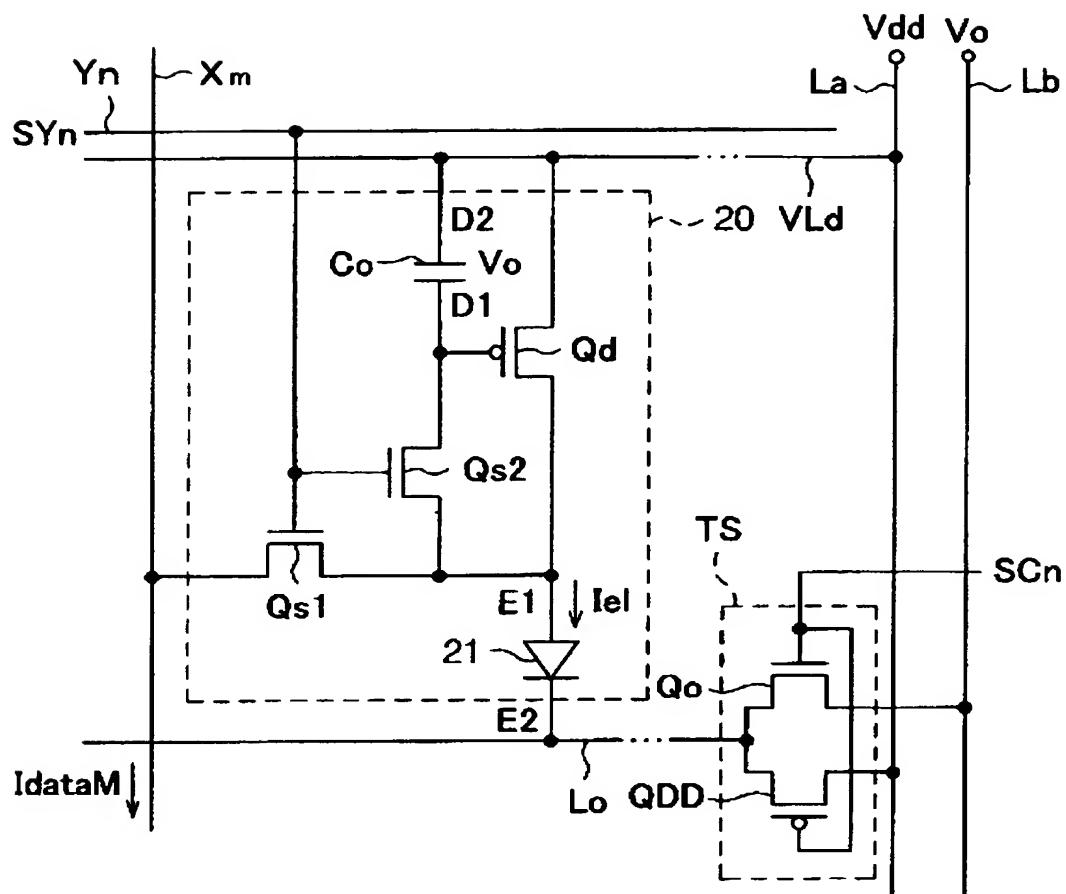
【書類名】図面
【図1】



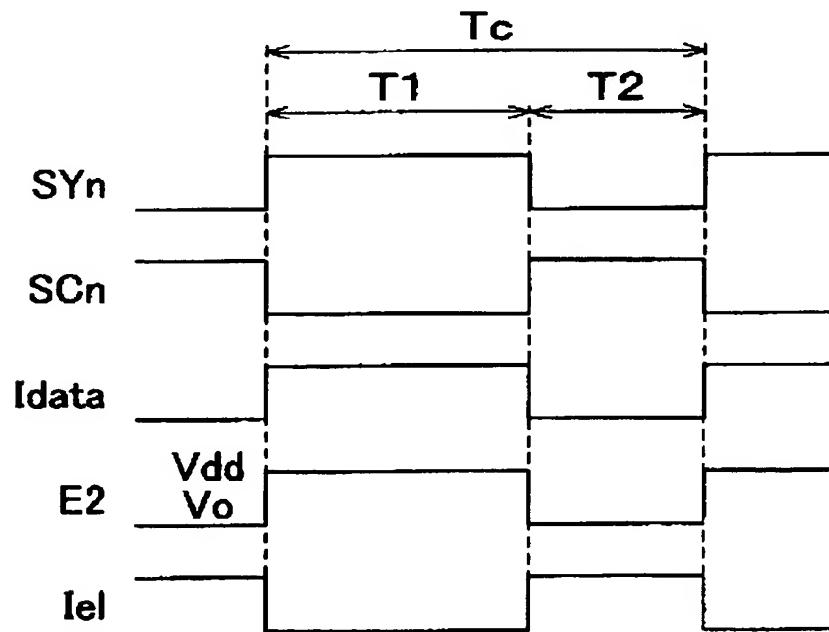
【図 2】



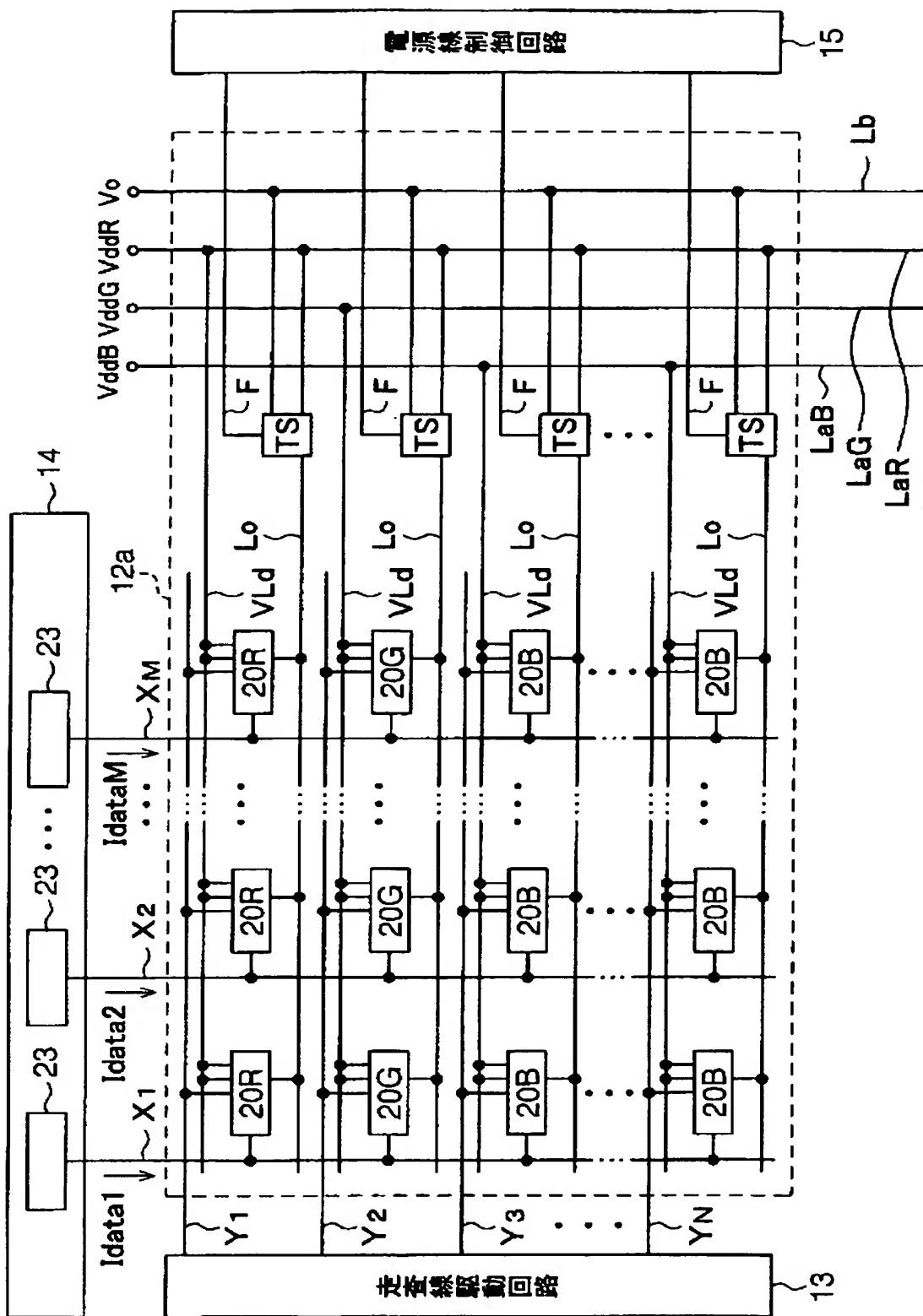
【図3】



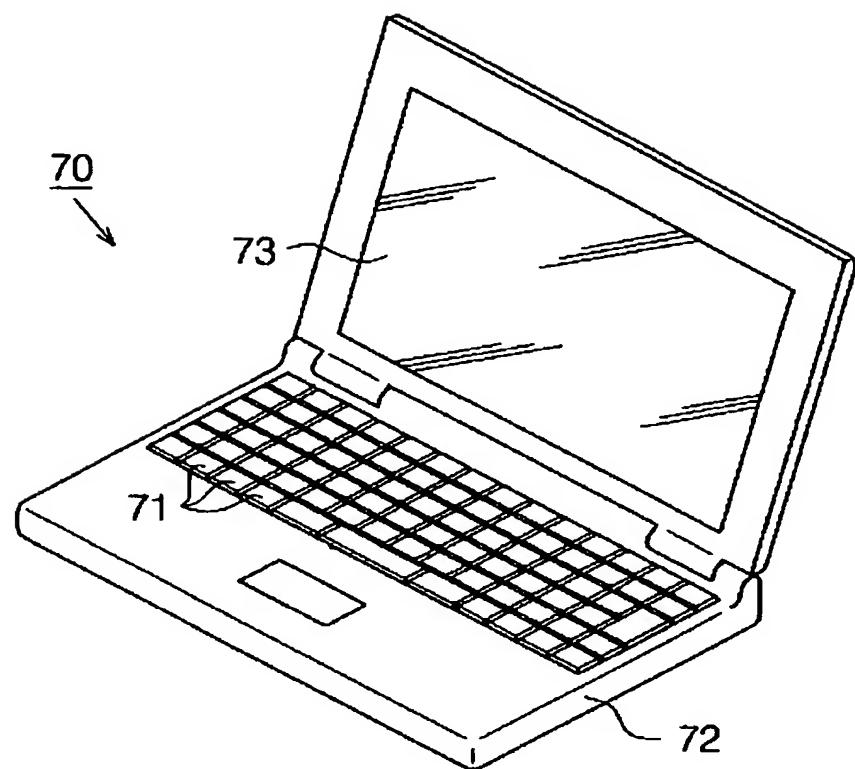
【図4】



【図 5】



【図6】



【書類名】要約書

【要約】

【課題】 トランジスタの閾値電圧のばらつきを抑制しつつ使用するトランジスタの数を低減することができる電子回路、電子回路の駆動方法、電子装置、電気光学装置、電気光学装置の駆動方法及び電子機器を提供する。

【解決手段】 駆動用トランジスタQd、第1のスイッチング用トランジスタQs1、第2のスイッチング用トランジスタQs2、保持用キャパシタCo及び有機EL素子21で画素回路20を構成した。そして、有機EL素子21の第2の電極E2と電位制御線Loを介して接続され、第2の電極E2の電位を駆動電圧Vddまたは陰極電圧V0に設定する制御回路TSを表示パネル部上にマトリクス状に配設された画素回路20のうち、最も右側の列方向に沿って配設された画素回路20と、第1及び第2の電圧供給線La、Lbとの間に配置形成した。

【選択図】 図3

特願 2003-315583

出願人履歴情報

識別番号 [000002369]

1. 変更年月日 1990年 8月20日

[変更理由] 新規登録

住 所 東京都新宿区西新宿2丁目4番1号
氏 名 セイコーエプソン株式会社